

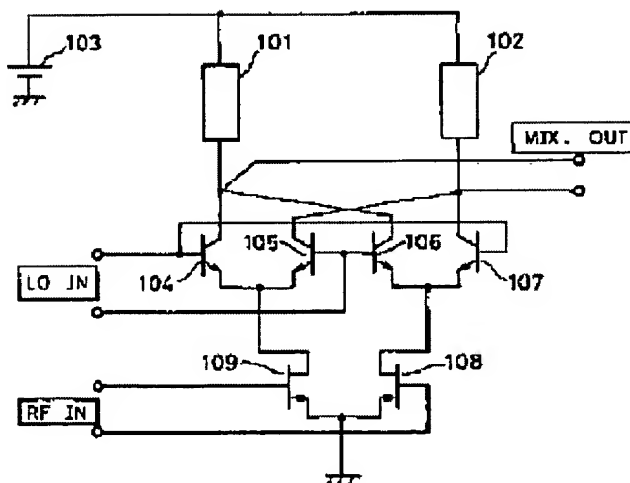
**HIGH-FREQUENCY MIXER CIRCUIT AND INTEGRATED CIRCUIT PROVIDED WITH THE CIRCUIT**

**Patent number:** JP11261342  
**Publication date:** 1999-09-24  
**Inventor:** YANO HITOSHI  
**Applicant:** NEC CORP  
**Classification:**  
- international: H03D7/14; H03D7/00  
- european:  
**Application number:** JP19980058723 19980311  
**Priority number(s):**

Report a data error here

**Abstract of JP11261342**

**PROBLEM TO BE SOLVED:** To reduce higher-harmonic signals of odd-numbered order from an output signal on condition that operation of low current consumption is possible with a local signal of high frequency.  
**SOLUTION:** High-gain switching is enabled up to a high frequency by composing a double balanced mixer circuit of bipolar transistors 104 to 107. Linear input/output characteristics can be obtained by composing an amplifying circuit of field-effect transistors 108 and 109 having linear input/output characteristics. Consequently, higher-harmonic signals of odd-numbered order can be reduced from the output signal on condition that the operation of low current consumption is possible even with a local signal of high frequency.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-261342

(43) 公開日 平成11年(1999) 9月24日

(51) Int. Cl.<sup>5</sup>

H03D 7/14  
7/00

識別記号

F:

H03D 7/14  
7/00

C  
D

審査請求 有 請求項の数 6 O L (全 9 頁)

(21) 出願番号 特願平10-58723

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日 平成10年(1998) 3月11日

(72) 発明者 矢野 仁之

東京都港区芝五丁目7番1号 日本電気株式会社内

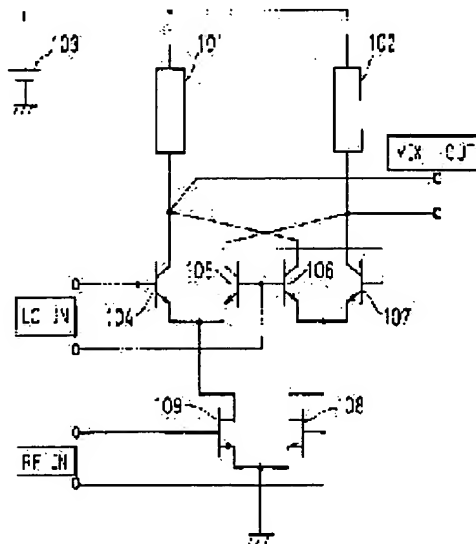
(74) 代理人 弁理士 ▲植▼川 信

(54) 【発明の名称】 高周波ミキサ回路及びこの回路を形成した集積回路

(57) 【要約】

【課題】 低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させる。

【解決手段】 ダブルバランスドミキサ回路をバイポーラトランジスタ1.04～1.07で構成することにより高い周波数まで高いゲインでスイッチングすることができ、増幅回路を入出力特性がリニアな電界効果トランジスタ1.08、1.09で構成することによりリニアな入出力特性を得ることができる。これにより、低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させることが可能となる。



【特許請求の範囲】

【請求項1】 2組のバイポーラトランジスタ対からなり、各々のバイポーラトランジスタ対に共通入力される第1周波数の信号と各バイポーラトランジスタ対に別個に入力される第2周波数の信号とを混合して出力するダブルバランスミキサ回路と、

前記第2周波数の信号を出力する1組の電界効果トランジスタ対からなる増幅回路と、

を含むことを特徴とする高周波ミキサ回路。

【請求項2】 前記増幅回路は差動増幅器であることを特徴とする請求項1記載の高周波ミキサ回路。

【請求項3】 前記差動増幅器は電界効果トランジスタによる電流源を含むことを特徴とする請求項2記載の高周波ミキサ回路。

【請求項4】 前記差動増幅器はバイポーラトランジスタによる電流源を含むことを特徴とする請求項2記載の高周波ミキサ回路。

【請求項5】 前記ダブルバランスミキサ回路は第1のバイポーラトランジスタ対を構成する第1及び第2のバイポーラトランジスタと、第2のバイポーラトランジスタ対を構成する第3及び第4のバイポーラトランジスタとからなり、

前記第1及び第2のバイポーラトランジスタのエミッタが共通接続され、前記第3及び第4のバイポーラトランジスタのエミッタが共通接続され、前記第1及び第4のバイポーラトランジスタのベースが共通接続され、前記第2及び第3のバイポーラトランジスタのベースが共通接続され、前記第1及び第3のバイポーラトランジスタのコレクタが共通接続され、前記第2及び第4のバイポーラトランジスタのコレクタが共通接続され、

前記第1及び第2のバイポーラトランジスタのエミッタに前記増幅回路より第1の前記第2周波数の信号が入力され、前記第3及び第4のバイポーラトランジスタのエミッタに前記増幅回路より第2の前記第2周波数の信号が入力され、前記第1及び第3のバイポーラトランジスタのコレクタと前記第2及び第4のバイポーラトランジスタのコレクタとからミックス出力が得られることを特徴とする請求項1～4いずれかに記載の高周波ミキサ回路。

【請求項6】 前記請求項1～5いずれかの高周波ミキサ回路を同一の半導体チップ上に形成することを特徴とする集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高周波ミキサ回路及びこの回路を形成した集積回路に関し、特にテレビ、ラジオ、CATV、移動体無線等の通信機器の周波数混合回路（ミキサ）、変調器に用いることができる高周波ミキサ回路及びこの回路を形成した集積回路に関する。

【0002】

【従来の技術】 最近、通信情報網が整備され、多種多様な通信、無線電話、衛星放送、CATV等のサービスが提供されるようになってきている。これらに共通することは、電波の利用密度の高い通信方式であり、また、100チャンネルを超えるサービスを提供するものであり、かつ利用周波数が数百メガヘルツからギガヘルツにわたる高い周波数による信号処理の必要な分野になっている。

【0003】 例えばCATVでは、50メガヘルツから800メガヘルツという16オクターブという周波数範囲に数百ものチャンネルがあり、アナログTVからデジタル変調されたバイナリデータが殆ど同じ電力のキャリアとして周波数軸上に並んでいるが、その中から希望する信号を抽出するためには、隣りのチャンネルあるいは遠く離れたチャンネルからの影響を受けずに選局しなければならない。

【0004】 これをできる限り少ない素子でコストを低減して実現する方法としては、800メガヘルツ以下キャリアを一度より高い周波数へ変換し、高い周波数で濾過する方法が良く取られる（例えばアイ・イー・イー・ジャーナル オブ ソリッドステイトサーキット VOLUME 29 NO. 6 JUNE 1994 P. 688）。この方法を取ることににより高価なフィルタの数を減らすことでコスト低減される。

【0005】 しかし、ここで用いられる周波数変換回路に要求される歪み特性はより厳しいものとなる。100チャンネルを超えるキャリアの中から一つを特定の周波数に変換する際、希望するキャリア以外に周波数変換回路のもつ2次、3次といった次数の歪みによって変換されてくる所望しないキャリアが混入する。

【0006】 図11は従来のダブルバランスミキサ方式の高周波ミキサ回路の一例の構成図である。従来のダブルバランスミキサ方式の高周波ミキサ回路は、トランジスタ201、201及びトランジスタ203、204による2組のトランジスタ対からなるダブルバランスミキサ回路と、トランジスタ205、206によるトランジスタ対及びトランジスタ207による電流源からなる差動増幅器とからなる。

【0007】 そして、ダブルバランスミキサ回路に局部発振信号（ローカル信号；LO）が入力され、かつ差動増幅器に高周波信号（RF）が入力されこれが増幅されてダブルバランスミキサ回路に入力されることにより、ダブルバランスミキサ回路にてこれらの信号が混合され中間周波信号（IF）が出力される。

【0008】 前述した歪みのうち2次、4次といった偶数次数の歪みに関しては図11に示す対称性の良いダブルバランスミキサ方式の高周波ミキサ回路を用い、ローカル信号、RF信号共に正確にバランスさせることにより、偶数次数の歪みはキャンセルされる。

【0009】 一方、3次、5次といった歪みはバランス

してもキャンセルされないで出力に現れてしまう。この奇数次数の歪みは主にRF入力されるトランジスタの非線形性によって生じる。

【0010】図11の従来例ではRF入力部がバイポーラトランジスタ205、206であり、バイポーラトランジスタの入出力関係が指数関数的であるため、奇数次数の比例係数が大きく歪みが大きい。

【0011】従って差動を構成するRF入力部は、図12の差動増幅器の他の例の回路図に示すようにトランジスタ205、206のエミッター側に抵抗303、304を挿入して電流出力によるフィードバックを与え非線形性を小さくする方法をとる。

【0012】なお、図12において図11と同様の構成部分には同一番号を付している。

【0013】次に、図13にバイポーラトランジスタ構成の差動回路にエミッタ抵抗303、304をつけたときの差動回路の電流出力の3次の歪みを与える項を計算した結果を示す。

【0014】ただし、トランジスタの入出力の関係を $V_{be}$ 入力電圧として、 $I_c = I_s \cdot \exp(V_{be}/V_t)$ と仮定し、 $V_t = 0.026$ ボルト、 $I_s = 0.16 \times 10^{-16}$ アンペアという代表的な値を用いた。

【0015】ここに、 $I_c$ はコレクタ電流、 $I_s$ はベース・エミッタ接合飽和電流、 $V_{be}$ はベース・エミッタ間電圧、 $V_t$ はKT（ボルツマン定数×絶対温度；単位ボルト）を意味する。

【0016】横軸はバイポーラトランジスタ207によって構成された電流源の電流 $I_{EE}$ の半分、すなわち片側のトランジスタ（205又は206）に流れる電流値をプロットしている。

【0017】エミッタ抵抗303、304を挿入することにより3次の係数は小さくなるが、特に効果があるのは電流が大きい領域である。これは電流に比例してフィードバック量が大きくなる回路構成のためである。従って、低消費電力を目標として低電流設計では限界が出てくる。

【0018】次に、RFの入力部として長チャネル近似で3次以上の項の出ない電界効果トランジスタをRF入力部のトランジスタに採用する事が考えられる。図14に従来の電界効果トランジスタ構成のダブルバランスドミキサの一例を示す。

【0019】このダブルバランスドミキサは図11のトランジスタ201～207を電界効果トランジスタ501～507で置換えたものである。

【0020】しかし、電界効果トランジスタ505、506が差動構成の場合は電流源507により同電界効果トランジスタ505、506に流れる出力電流は和が一定という拘束条件が付くためにこの電界効果トランジスタ505、506の入出力特性だけで出力電流は決まらなくなる。従って、この構成では奇数次数の歪みが発生

する。

【0021】電界効果トランジスタの電流電圧特性がゲート電圧としきい値電圧の差の2乗に比例すると仮定すると、RF入力電圧を $V_{in}$ とすれば、差動出力は $I \propto (V_{in} - V_{th})^2$ （ $\alpha = \beta \cdot V_{in} \cdot V_{th}$ ）に比例するので、 $V_{in}$ については高次の歪みが発生してしまう。ただしここで $\alpha$ 、 $\beta$ は定数である。

【0022】従って、バイポーラトランジスタで構成する場合と同様にソース抵抗を挿入する必要がある。

【0023】次に図14における電流源507を削除したダブルバランスドミキサの回路図を図15に示す。なお、図15において図14と同様の構成部分については同一番号を付す。

【0024】この場合は出力電流は電界効果トランジスタ505、506の入出力特性で決まるので電界効果トランジスタ505、506に3次以上の項が発生しなければ出力にも現れない。

【0025】従ってこの構成は低歪みミキサとして有効である。しかし、差動構成になっていないため、小信号入力の場合でも信号自体が完全バランス入力していないと出力もバランスしないので、差動入力で行われる入力の片方をDCバイアスし、片側にRF信号を入れる構成は不可能である。

【0026】また、図14、図15に示した電界効果トランジスタ構成のミキサに共通していることだが、同じぐらいのサイズで比較すると電界効果トランジスタは通常バイポーラトランジスタに比べて $g_m$ が小さい。

【0027】これまで示したミキサではローカル信号によって完全にスイッチングする方がミキサとしての変換利得が高いため、ローカル信号レベルが小さいときも十分スイッチングできるようにするときは、 $g_m$ を大きくとるため電界効果トランジスタのゲート幅を大きくとらなければならない。この場合には入力容量が大きくなってしまいうたため周波数の高いローカル信号で動作しにくくなる問題点がある。

【0028】なお、この種の高周波ミキサ回路の他の例が特開平4-17405号公報、特開平2-195705号公報、実開昭61-33516号公報、特開平3-117905号公報、特開平6-204753号公報に開示されている。

【0029】特開平4-17405号公報、特開平2-195705号公報及び実開昭61-33516号公報にはダブルバランスドミキサ、差動増幅器が共にバイポーラトランジスタで構成された高周波ミキサ回路が開示され、特開平3-117905号公報にはRF入力側がバイポーラトランジスタで構成された高周波ミキサ回路が開示され、特開平6-204753号公報にはローカル入力側が電界効果トランジスタで構成された高周波ミキサ回路が開示されている。

【0030】

【発明が解決しようとする課題】以上説明したように、ローカル入力側及びRF入力側を共にバイポーラトランジスタで構成した場合、及びこれらを共に電界効果トランジスタで構成した場合は、低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させることは困難であった。

【0031】前述した5つの先行技術にもこの欠点を解決する手段は開示されていない。

【0032】そこで本発明の目的は、低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させることが可能な高周波ミキサ回路及びこの回路を形成した集積回路を提供することにある。

【0033】

【課題を解決するための手段】前記課題を解決するために本発明は、2組のバイポーラトランジスタ対からなり各々のバイポーラトランジスタ対に共通入力される第1周波数の信号と各バイポーラトランジスタ対に別個に入力される第2周波数の信号とを混合して出力するダブルバランスドミキサ回路と、前記第2周波数の信号を出力する1組の電界効果トランジスタ対からなる増幅回路と、を含むことを特徴とする。

【0034】又、本発明による他の発明は、このダブルバランスドミキサ回路と増幅回路とを同一の半導体チップ上に形成することを特徴とする。

【0035】本発明によれば、ダブルバランスドミキサ回路をバイポーラトランジスタで構成することにより高い周波数まで高いゲインでスイッチングすることができ、増幅回路を入出力特性がリニアな電界効果トランジスタで構成することによりリニアな入出力特性を得ることができる。これにより、低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させることが可能となる。

【0036】又、本発明による他の発明によれば、集積回路の高機能化を図ることができる。

【0037】

【発明の実施の形態】ローカル信号が入力されるトランジスタ部はスイッチとして働き、電流を完全にカットオフする事が要求されるので、本発明ではこのローカル信号が入力されるトランジスタ部をトランジスタの入出力特性の非線形性に関わらずゲインのとりやすいバイポーラトランジスタで構成する。

【0038】ゲインを大きくとることにより、小電力のローカル信号を入力することでミキシングが行われ不要なローカル信号の出力への漏洩も最小限にし、変換利得を稼ぐことができる。

【0039】又、 $\mu\text{m}$ の小さい電界効果トランジスタでは、ゲート幅が大きくなり入カインピーダンスが下がっ

てしまい高周波特性が損なわれてしまうがバイポーラトランジスタを用いることで劣化が小さくすむ。

【0040】一方、電界効果トランジスタは、ゲートの微細加工が進みゲート長で0.5 $\mu\text{m}$ を切る短チャネルなものが特にデジタルICの分野で実用化されている。ゲート長が0.5 $\mu\text{m}$ を切ると電流の担い手である電子あるいは正孔の速度飽和が起こるために電流電圧特性はゲート電圧に対してリニアに増加する特性になる。

【0041】図2にゲート長が0.2 $\mu\text{m}$ の場合の電界効果トランジスタの電流電圧特性を示す。同図に示したようにゲート電圧 $V_g$ がしきい値（同図では約3.5V）を超えると殆どリニアにドレイン電流 $I_d$ が増加している。

【0042】そこで、本発明ではRF信号が入力されるトランジスタ部を電界効果トランジスタで構成する。

【0043】このように、微細な電界効果トランジスタとバイポーラトランジスタを組み合わせて高周波ミキサ回路を構成することにより優れた歪み特性と高周波特性を得ることができる。

【0044】又、集積回路の生成方法としてBiCMOSプロセスが一般に知られている。このBiCMOSプロセスとは、同一ウエハ上にバイポーラトランジスタと電界効果トランジスタとを形成する技術である。

【0045】このBiCMOSプロセスによって同一シリコン上にバイポーラトランジスタと微細MOS型電界効果トランジスタとを集積することができる。また化合物半導体においてもハイエレクトロンモビリティトランジスタと呼ばれる電界効果トランジスタとヘテロジャンクショントランジスタと呼ばれるバイポーラトランジスタを集積することも可能である。

【0046】以下、本発明の実施の形態について添付図面を参照しながら説明する。図1は本発明に係る高周波ミキサ回路の第1の実施の形態の回路図である。

【0047】高周波ミキサ回路の第1の実施の形態（以下、第1高周波ミキサ回路という）は、ダブルバランスドミキサ回路と、トランジスタ対増幅器と、負荷と、バイアス電源とからなる。

【0048】ダブルバランスドミキサ回路は、第1のバイポーラトランジスタ対を構成する第1及び第2のバイポーラトランジスタ104、105と、第2のバイポーラトランジスタ対を構成する第3及び第4のバイポーラトランジスタ106、107とからなり、第1及び第2のバイポーラトランジスタ104、105のエミッタが共通接続され、第3及び第4のバイポーラトランジスタ105、106のエミッタが共通接続され、第1及び第4のバイポーラトランジスタ104、107のベースが共通接続され、第2及び第3のバイポーラトランジスタ105、106のベースが共通接続され、第1及び第3のバイポーラトランジスタ104、106のコレクタが共通接続され、第2及び第4のバイポーラトランジスタ

105、107のコレクタが共通接続される。

【0049】トランジスタ増幅器は、第1及び第2の電界効果トランジスタ108、109とからなり、電界効果トランジスタ108、109のソースは接地され、電界効果トランジスタ109のドレインは第1及び第2のバイポーラトランジスタ104、105のエミッタと接続され、電界効果トランジスタ108のドレインは第3及び第4のバイポーラトランジスタ106、107のエミッタと接続される。

【0050】又、バイアス電源103とバイポーラトランジスタ104のコレクタ間には負荷101が接続され、バイアス電源103とバイポーラトランジスタ104のコレクタ間には負荷102が接続される。

【0051】そして、バイポーラトランジスタ104、105のベース間にはローカル信号が、電界効果トランジスタ108、109のゲート間にはRF信号が夫々入力され、バイポーラトランジスタ104、107のコレクタ間よりミックス信号(MIX)が出力される。

【0052】なお、この第1高周波ミキサー回路のトランジスタ増幅器はソースが共通接地されているため差動増幅器を構成しない。各々独立した増幅器の構成をとる。

【0053】なお、この入出力動作の詳細は従来のダブルバランスドミキサと変わらないため、本実施の形態のみならず後述する実施の形態においても動作説明を省略する。従来回路と相違するのは出力信号の歪みである。これについては後述する。

【0054】次に、第2の実施の形態について説明する。図3は第2の実施の形態の回路図である。第2の実施の形態(以下、第2高周波ミキサー回路という)は、第1高周波ミキサー回路のトランジスタ増幅器を差動増幅器で構成したものである。

【0055】このため、電界効果トランジスタ108、109のソースは電流源を構成する電界効果トランジスタ110のドレインと接続され、電界効果トランジスタ110のゲートと接地間には電源111が接続され、電界効果トランジスタ110のソースは接地されている。なお、図3において、図1と同様の構成部分については同一番号を付す。

【0056】これにより、電界効果トランジスタ108と109のドレイン電流の和が電界効果トランジスタ110のドレイン電流になるという制約が付される。

【0057】次に、第3の実施の形態について説明する。図4は第3の実施の形態の回路図である。第3の実施の形態(以下、第3高周波ミキサー回路という)は、第2高周波ミキサー回路の電流源をバイポーラトランジスタで構成したものである。

【0058】即ち、電界効果トランジスタ108、109のソースは電流源を構成するバイポーラトランジスタ113のコレクタと接続され、バイポーラトランジスタ

113のベースと接地間には電源111が接続され、バイポーラトランジスタ113のエミッタと接地間には抵抗112が接続されている。

【0059】なお、図4において図3と同一の構成部分については同一番号を付す。

【0060】次に、第4の実施の形態について説明する。図5及び図6は第4の実施の形態の構成図である。

【0061】第4の実施の形態は第1～第3の実施の形態における高周波ミキサー回路及びローカル信号を発生させるローカル発振器並びに後述するバラン(ACTIVE BALUN)を同一の半導体チップ上に形成したものである。

【0062】前述したB1 CMOSプロセスを用いれば、バイポーラトランジスタと電界効果トランジスタを同一チップ上に形成可能であるので、図5に示すようにバイポーラトランジスタと電界効果トランジスタの両方で形成された高周波ミキサー回路(MIX)1201と、別途バイポーラトランジスタや電界効果トランジスタで構成したローカル発振器1202とを一緒に同じチップに載せたり、図6に示すように高周波ミキサー回路1201及びローカル発振器1202と共にRFの単相入力をバラン出力に変換するアクティブバラン1205を載せたりすることが可能となる。これにより集積回路の高機能化を図ることができる。

【0063】次に、第1～第3の実施の形態の実施例について説明する。

【0064】

【実施例】図7は第1の実施の形態の実施例の回路図である。なお、図7において図1と同様の構成部分については同一番号を付す。

【0065】図7において、ローカル発振器815の入力部に4つのバイポーラトランジスタ104、105、106、107で構成され、ローカル発振器815の出力はバラン804を介してバランしてバイポーラトランジスタ104、105、106、107に入力されている。

【0066】バラン804によりローカル発振器815とミキサとが分離しているのでバラン804を介して直接バイアスが電源813からミキサへ供給されている。

【0067】RF入力部はMOS型の電界効果トランジスタ108、109のペアで構成され、ローカル信号入力部と同様にバラン805を使ってバラン信号がつくられ、バラン805を介して直接バイアスが電源812からRF入力部へ供給されている。

【0068】又、出力はバラン803で合成している。この対称的な構成によりバラン入力されたRF信号、ローカル信号とその偶数次の高調波はキャンセルされる。

【0069】ところで、歪みの評価パラメータの一つとして出力のインターセプトポイントと呼ばれるものがあ

り、これが大きいほど低歪みであるといわれる。

【0070】図8はRF入力部のシミュレーション結果を示す特性図である。同図は、図7の回路でRF入力部のトランジスタペア108、109をゲート長0.2 $\mu$ m、ゲート幅10.0 $\mu$ mとした場合のシミュレーション結果を示している。

【0071】RF信号として、501MHz、499MHzの二つの信号、ローカル信号として1.45GHzを入力し949MHzに変換される信号を得ようシミュレーションした。

【0072】949MHzから2MHz離れたところに生ずる信号が3次の歪みによって生ずる信号である。図8のグラフでは、ミキサ変換による希望波である949MHzの出力と3次歪みに対応する947MHzの出力をdBm表示している。

【0073】電力がdBm表示の場合、希望波の電力は入力電力に係数1で比例し、3次の歪みの電力は入力パワーに係数3で比例する。従って入力が高電力のところでは引いた949MHzの信号の入出力直線と947MHzの信号の入出力直線との交点Pが必ず生ずる。

【0074】この交点Pの出力電力値を3次の出力インターセプトポイント(OIP3)と呼び、この交点が高い出力電力のところには有ればあるほど、入力が高電力の時の949MHzの所望信号と947MHzの3次歪みの信号との比が大きいことを表す。

【0075】このシミュレーションでは、OIP3は10dBmである。またこの時の変換利得は10dBある。

【0076】この回路のRF入力トランジスタのバイアスを変えることにより回路の消費電流を変化させてOIP3と変換利得をシミュレーションした結果を図9に示す。

【0077】図9に示すように、3.6mAから25mAまで変換ゲインが10dB、OIP3が10dBmを維持することができる。

【0078】次に、第2の実施の形態の実施例について説明する。図10は第2の実施の形態の実施例の回路図である。なお、図7と同様の構成部分については同一番号を付す。

【0079】第2の実施の形態の実施例は第1の実施の形態の実施例のRF入力部を差動構成にしたものである。

【0080】このため、電界効果トランジスタ109、108のソースに電流源を形成する電界効果トランジスタ110のドレインを接続し、電界効果トランジスタ110のゲートに電源111を接続し、電界効果トランジスタ110のソースを接地している。

【0081】RF入力部の電界効果トランジスタ109、108のゲート長が0.2 $\mu$ m、ゲート幅が250 $\mu$ mの構成でシミュレーションすると消費電流30mA

で変換利得8dB、OIP3は17dBmという高い値を得ることができた。

【0082】図10の電流源の電界効果トランジスタ110をバイポーラトランジスタにしても同じく動作する。

【0083】なお、本実施の形態ではバイポーラトランジスタとしてNPN形、電界効果トランジスタとしてP形を用いたが、これを夫々PNP形及びN形に置換えることが可能なことはいうまでもない。

【0084】

【発明の効果】本発明によれば、2組のバイポーラトランジスタ対からなり各々のバイポーラトランジスタ対に共通入力される第1周波数の信号と各バイポーラトランジスタ対に別個に入力される第2周波数の信号とを混合して出力するダブルバランスドミキサ回路と、前記第2周波数の信号を出力する1組の電界効果トランジスタ対からなる増幅回路と、を含んで高周波ミキサ回路を構成したため、低消費電流及び周波数の高いローカル信号でも動作を可能とするという条件のもとで出力信号から奇数次の高調波信号を低減させることが可能となる。

【0085】又、本発明による他の発明によれば、バイポーラトランジスタと電界効果トランジスタの両者で構成される高周波ミキサ回路を同一の半導体チップ上に形成することが可能となる。

【図面の簡単な説明】

【図1】本発明に係る高周波ミキサ回路の第1の実施の形態の回路図である。

【図2】ゲート長が0.2 $\mu$ mの場合の電界効果トランジスタの電流電圧特性図である。

【図3】第2の実施の形態の回路図である。

【図4】第3の実施の形態の回路図である。

【図5】第4の実施の形態の構成図である。

【図6】第4の実施の形態の構成図である。

【図7】第1の実施の形態の実施例の回路図である。

【図8】RF入力部のシミュレーション結果を示す特性図である。

【図9】RF入力部のシミュレーション結果を示す特性図である。

【図10】第2の実施の形態の実施例の回路図である。

【図11】従来のダブルバランスドミキサ方式の高周波ミキサ回路の一例の構成図である。

【図12】従来の差動増幅器の他の例の回路図である。

【図13】従来の差動回路の出力電流の3次の歪みを示す特性図である。

【図14】従来の電界効果トランジスタ構成のダブルバランスドミキサの一例の回路図である。

【図15】図14における電流源を0.7を削除したダブルバランスドミキサの回路図である。

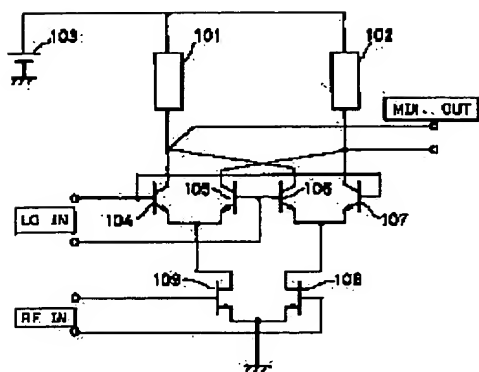
【符号の説明】

104～106 バイポーラトランジスタ

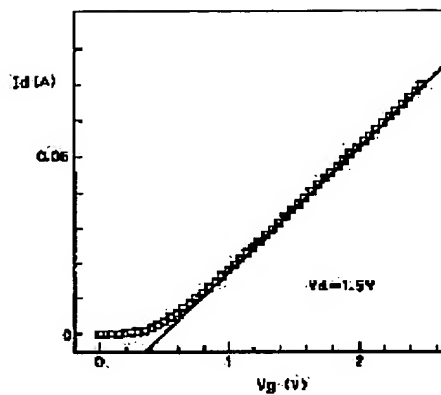
1 0 8, 1 0 9 電界効果トランジスタ  
1 1 0 電界効果トランジスタ

1 1 3, ハイボラトランジスタ

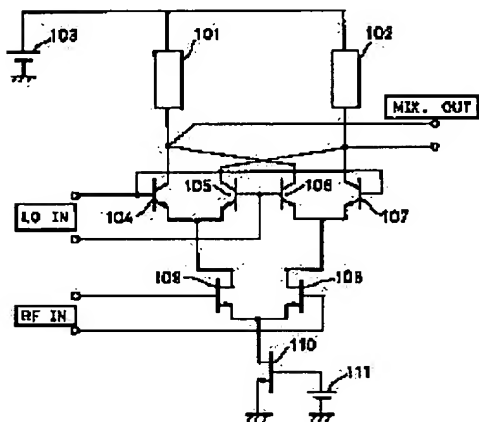
【図 1】



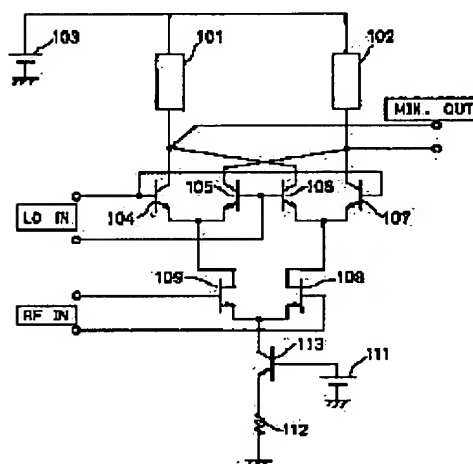
【図 2】



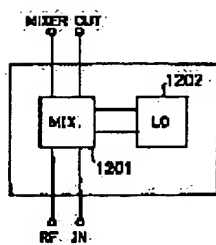
【図 3】



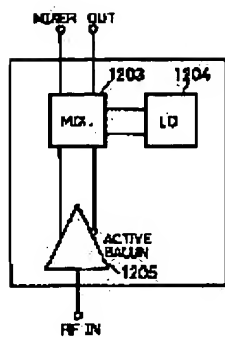
【図 4】



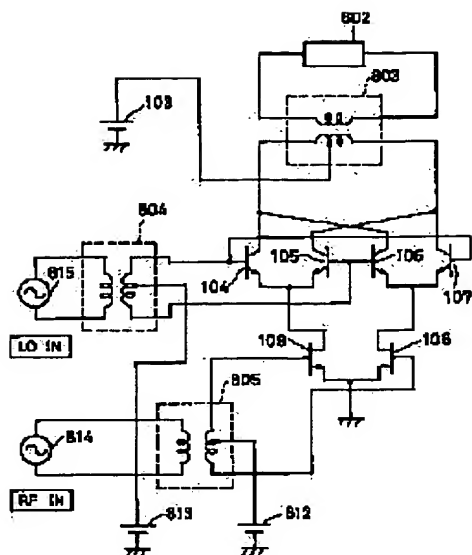
【図 5】



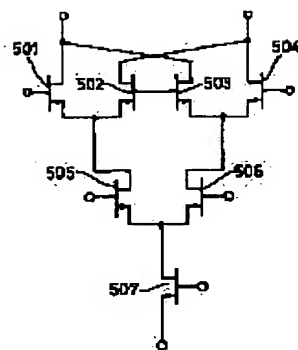
【图 6】



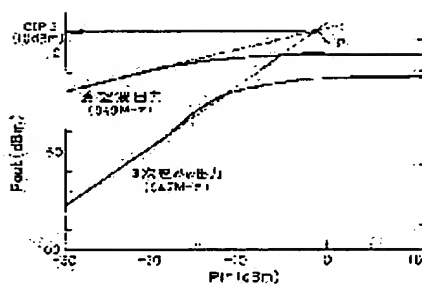
【图 7】



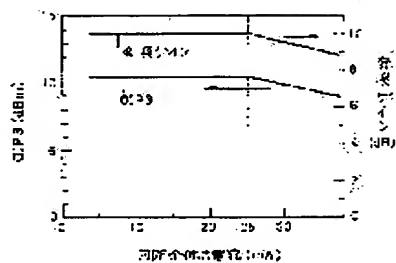
【图 1.4】



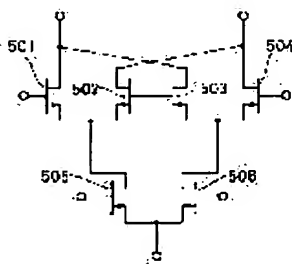
【图 8】



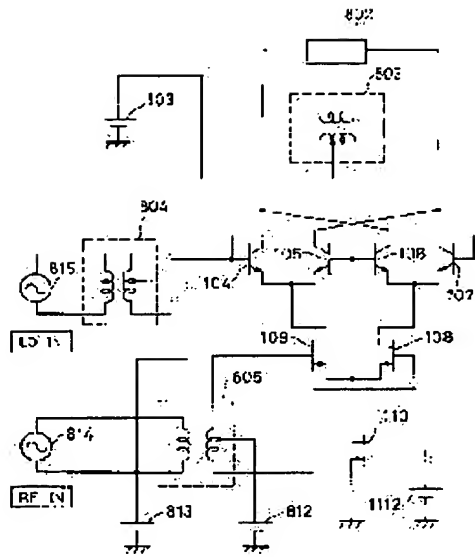
【图 9】



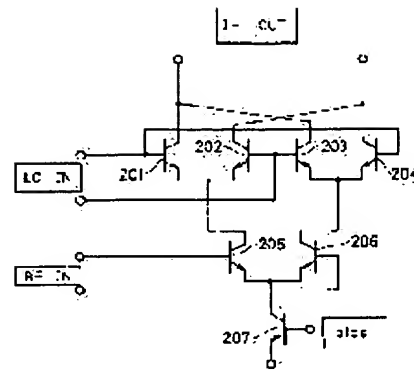
【图 1.5】



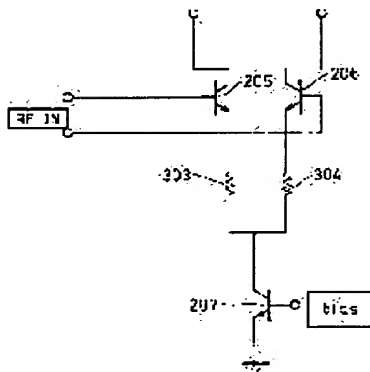
【图 10】



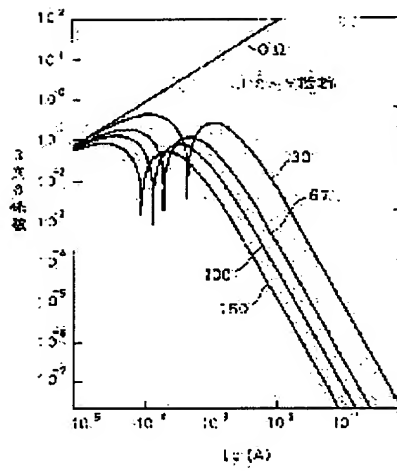
【☒ 1 1】



【圖 1-2】



【图 1-3】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**